



KR1996-0009776

TITLE OF THE INVENTION: SEMICONDUCTOR PACKAGE AND METHOD
FOR MANUFACTURING THE SAME

ABSTRACT:

A semiconductor package and a method for manufacturing the same are provided to improve heat radiation structure and interface peeling-off, which have been problematic in the conventional ball grid array semiconductor packages and ball grid array semiconductor packages incorporating a heat sink. In the case of a ball grid array semiconductor package, the method includes the steps of gluing a UV tape to the bottom surface of a PCB having an open through-hole; gluing a semiconductor chip to the UV tape; wire-bonding a copper trace to the semiconductor chip pad and the PCB; molding the semiconductor chip with a molding material; and removing the UV tape from the molded ball grid array semiconductor package to directly expose the bottom surface of the semiconductor chip to the exterior. In the case of a ball grid array semiconductor package incorporating a heat sink, a UV tape is glued to the bottom surface of a heat sink and a PCB having a through-hole; a semiconductor chip is glued to the UV tape on the bottom surface of the heat sink and the PCB; a copper trace of the PCB is wire-bonded to a pad of the semiconductor chip; the semiconductor chip is molded with a molding material; the UV tape is removed from the molded package to expose the bottom surface of the semiconductor chip and the heat sink to the exterior of the package. This facilitates heat radiation, prevents interface peeling-off from occurring to the semiconductor chip inside the package, reduce the bending height of the wire, and provides a slim package.

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. H01L 23/50	(11) 공개번호 (43) 공개일자	특1997-0072360 1997년11월07일
(21) 출원번호	특1996-0009776	
(22) 출원일자	1996년04월01일	
(71) 출원인	아남산업 주식회사, 황인길 KR 서울특별시 성동구 성수 2가 280-8 (우 : 133-120)	
(72) 발명자	신원선 KR 서울특별시 광진구 군자동 125-103	
(74) 대리인	서만규	
(77) 심사청구	있음	
(54) 출원명	반도체 패키지 및 그 제조방법	

요약

본 발명은 반도체 패키지 및 그 제조방법에 관한 것으로 기존의 볼 그리드 어레이 반도체 패키지 및 히트싱크 내장형 볼 그리드 어레이 반도체 패키지에서 문제시 되어 온 열 방출 구조와 계면박리 현상 등을 개선하기 위해 볼 그리드 어레이 반도체 패키지에 있어서는 개방형 관통구가 구비된 인쇄 회로 기판 저면에 자외선 테이프를 접착하는 단계와, 상기 자외선 테이프에 반도체 칩을 접착하는 단계와, 상기 반도체 칩 패드와 인쇄 회로 기판상이 카파 트레이스를 와이어 본딩하는 단계와, 상기 반도체 칩등을 봉지제로 몰딩한 후 상기 몰딩된 볼 그리드 어레이 반도체 패키지에서 자외선 테이프를 제거하여 반도체 칩의 저면이 외부로 직접 노출되도록 하고 히트싱크 내장형 볼 그리드 어레이 반도체 패키지에 있어서는 관통구가 구비된 인쇄 회로 기판 및 히트싱크 저면에 자외선 테이프를 접착하고 상기 인쇄 회로 기판 및 히트싱크의 관통구 저면의 자외선 테이프에 반도체칩을 접착시키고 상기 반도체 칩의 패드와 인쇄 회로 기판의 카파 트레이스를 와이어로서 본딩한 후 상기 반도체 칩등을 봉지제로서 몰딩시킨 후 상기 몰딩된 패키지에서 자외선 테이프를 제거함으로써 반도체 칩의 저면과 히트싱크 저면이 패키지 외부로 노출되도록 함으로서 열의 방출을 용이하게 하고 패키지 내부에서 반도체 칩의 계면박리 현상을 제거하며 또한 와이어의 만곡 높이를 작게 함으로서 패키지의 박형화 효과를 얻을 수 있다.

대표도

도2a

명세서

[발명의 명칭]

반도체 패키지 및 그 제조방법

[도면의 간단한 설명]

제2A도 내지 제2E도는 본 발명에 의한 볼 그리드 어레이 반도체 패키지의 개략적인 제조 공정도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1.

중앙에 반도체 칩 크기보다 큰 개방형 관통구가 구비되고, 상면에는 카파 트레이스와 저면에는 솔더 볼이 구비된 인쇄 회로 기판과, 상기 인쇄 회로 기판의 개방형 관통구에 위치한 반도체 칩과, 상기 반도체 칩상에 구비된 반도체 칩 패드와 상기 인쇄 회로 기판상에 구비된 카파트레이스를 연결하는 와이어와, 상기 반도체 칩등의 측부 및 상부로 몰딩된 봉지제로 구성된 것을 특징으로 하는 반도체 패키지.

청구항 2.

제1항에 있어서, 상기 반도체 칩의 저면은 개방형 관통구를 통해 패키지 저면으로 직접 노출된 것을 특징으로 하는 반도체 패키지.

청구항 3.

중앙에 반도체 칩 크기보다 큰 개방형 관통구가 구비되고, 상면에는 카파 트레이스가 구비된 인쇄 회로기판 저면에 자외선 테이프를 접착하는 단계와, 상기 개방형 관통구내에 반도체 칩의 저면을 자외선 테이프와 접착하는 단계와, 상기 반도체 칩상에 구비된 반도체 칩 패드와 인쇄 회로 기판 상면에 구비된 카파 트레이스를 와이어로서 본딩하는 단계와, 상기 반도체 칩등을 외부 환경으로부터 보호하기 위해 봉지제로서 몰딩한 후 자외선 테이프를 제거하고 인쇄 회로 기판의 저면에 솔더볼을 용착하는 단계로 이루어진 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 4.

BEST AVAILABLE COPY

제3항에 있어서, 상기 자외선 테이프는 인쇄 회로 기판 저면의 반도체 칩이 위치될 개방형 관통구의 저면까지 일체로 접착함을 특징으로 하는 반도체 패키지의 제조방법.

청구항 5.

제3항에 있어서, 상기 반도체 칩은 패키지에서 자외선 테이프를 제거함으로써 반도체 칩의 저면이 개방형 관통구를 통해 패키지 저면이 외부로 직접 노출되는 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 6.

제3항에 있어서, 상기 단계를 거쳐 완성된 패키지를 마더보드에 실장시 패키지의 저면으로 노출된 반도체 칩의 저면을 마더보드에 솔더링하여 실장시키는 단계를 포함하는 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 7.

중앙 부위에 반도체 칩 크기보다 큰 개방형 관통구가 형성되고, 접착제로 서로 접착된 상부의 인쇄 회로 기판 및 하부의 히트싱크와, 상기 인쇄 회로 기판상에 구비된 카파 트레이스 및 솔더 볼과, 상기한 인쇄 회로 기판 및 히트싱크의 개방형 관통구 내부에 위치된 반도체 칩과, 상기한 인쇄 회로 기판상의 카파 트레이스와 반도체 칩상에 구비된 반도체 칩 패드를 연결하는 와이어와, 상기한 반도체 칩등의 측부 및 상부로 몰딩된 봉지재로 구성된 것을 특징으로 하는 반도체 패키지.

청구항 8.

제7항에 있어서, 상기 반도체 칩의 저면은 인쇄 회로 기판 및 히트싱크의 개방형 관통구를 통해 패키지 저면으로 직접 노출된 것을 특징으로 하는 반도체 패키지.

청구항 9.

상부의 인쇄 회로 기판과 하부의 히트싱크가 접착제로 접착되고, 상기 인쇄 회로 기판 상면에는 카파 트레이스가 구비되어 있으며 반도체 칩이 위치될 위치를 중심으로 개방형 관통구가 형성된 인쇄 회로 기판 및 히트싱크의 저면에 자외선 테이프를 접착하는 단계와, 상기 인쇄 회로 기판과 히트싱크의 개방형 관통구의 저면의 자외선 테이프 상면에 반도체 칩의 저면을 접착시키는 단계와, 상기 반도체 칩상에 구비된 반도체 칩 패드와 인쇄 회로 기판 상면에 카파 트레이스를 와이어로서 본딩하는 단계와, 상기 반도체 칩등을 봉지재로서 몰딩하여 패키지를 성형하는 단계와, 상기 패키지에서 히트싱크 저면의 자외선 테이프를 제거하고 인쇄 회로 기판 상면에 솔더 볼을 용착하는 단계로 이루어진 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 10.

제9항에 있어서, 상기 히트싱크 저면에 접착된 자외선 테이프는 반도체 칩이 안착될 개방형 관통구 저면까지 일체로 접착됨을 특징으로 하는 반도체 패키지의 제조방법.

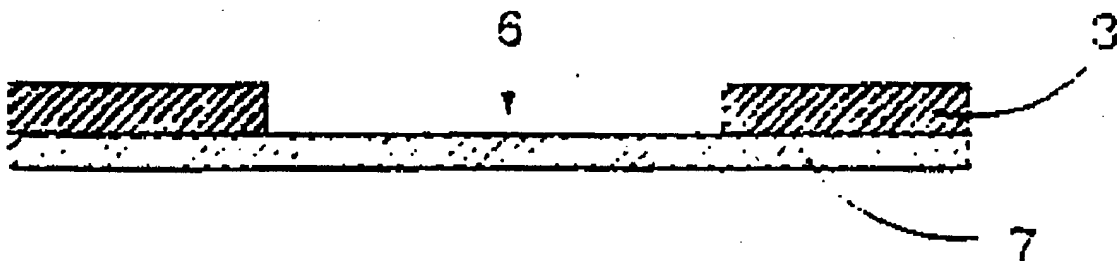
청구항 11.

제9항에 있어서, 상기 반도체 칩의 저면은 자외선 테이프를 제거함으로써 히트싱크의 개방형 관통구를 통해 패키지 저면으로 직접 노출됨을 특징으로 하는 패키지의 제조방법.

※ 참고사항: 최초출원 내용에 의하여 공개하는 것임.

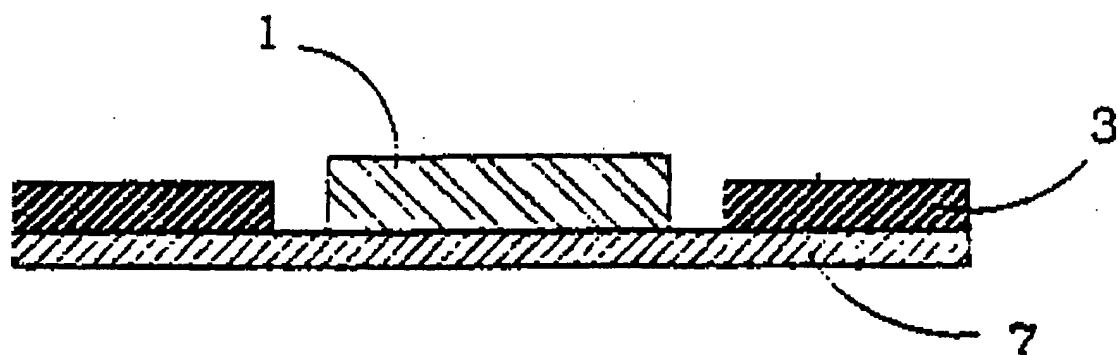
도면

도면 2a

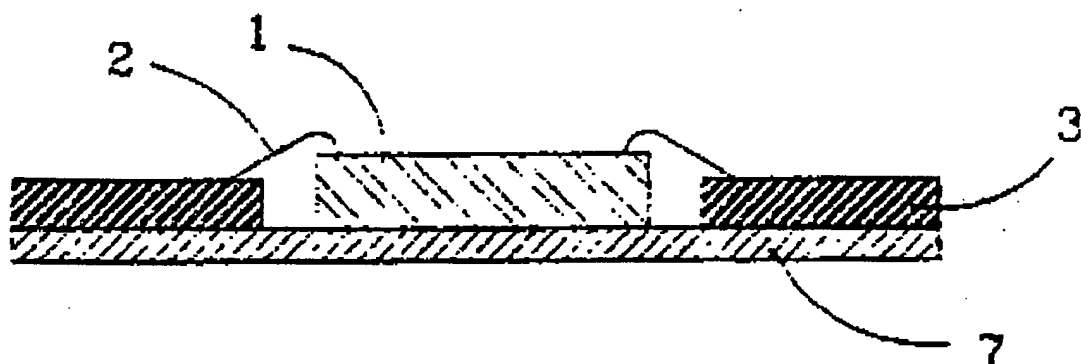


BEST AVAILABLE COPY

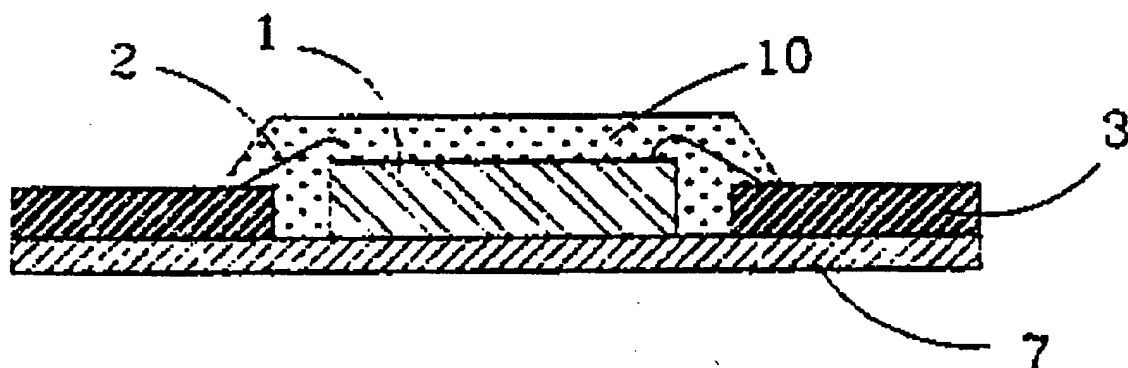
도면 2b



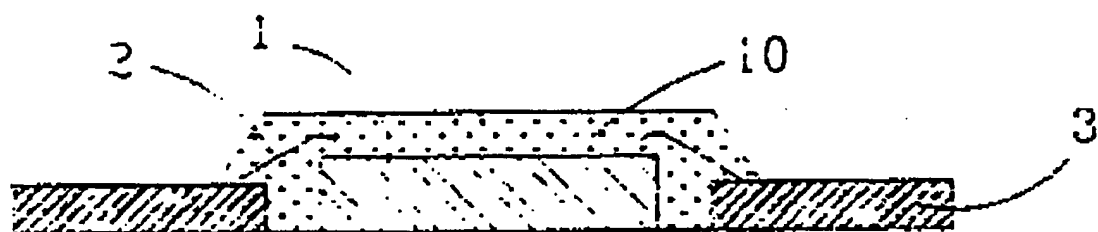
도면 2c



도면 2d



도면 2e



BEST AVAILABLE COPY